



Direction de la Recherche Technologique
Département des Technologies des Systèmes Intelligents
Service Architectures et Conception



Stage n°6 du LCE

Sujet : Mise en œuvre et évaluation de stratégies de gestion de tâches et de communications dans une architecture MPSOC

Le Commissariat à l'Energie Atomique (CEA) est un acteur majeur en matière de recherche, de développement et d'innovation. Cet organisme de recherche technologique intervient dans trois grands domaines : l'énergie, les technologies pour l'information et la santé et la défense. Reconnu comme un expert dans ses domaines de compétences, le CEA est pleinement inséré dans l'espace européen de la recherche et exerce une présence croissante au niveau international. Situé en île de France sud (Saclay), le Laboratoire d'Intégration des Systèmes et des Technologies (LIST) a notamment pour mission de contribuer au transfert de technologies et de favoriser l'innovation dans le domaine des systèmes embarqués.

Pour répondre au besoin croissant de performance et de flexibilité des applications, le laboratoire Calculateurs Embarqués (LCE) du CEA LIST a proposé une architecture multiprocesseur appelée SCMP. Cette architecture a la particularité d'avoir un contrôleur centralisé matériel et un modèle d'exécution innovant adapté aux besoins des futurs systèmes embarqués. Ce contrôleur est aujourd'hui capable d'exécuter dynamiquement des tâches sur de multiples ressources de calcul selon des critères de consommation d'énergie et de temps-réel.

L'objectif de ce stage consiste à déployer un démonstrateur de l'architecture SCMP sur une plate forme de prototypage à base FPGA, et sur une plateforme de simulation en SystemC. Sur la base d'un premier prototype fonctionnel, il s'agira en particulier de concevoir en VHDL/SystemC certaines fonctionnalités avancées de gestion dynamique de tâches et de flots de données. L'impact de ces fonctionnalités sur les performances globales du système devra par la suite être quantifié et discuté au regard de leurs coûts silicium et énergétique. Cette évaluation sera réalisée sur la base d'une application de vidéo surveillance développée au sein du CEA LIST.

Le candidat devra être en fin d'étude ingénieur en relation avec la conception d'architectures de calcul et disposer de bonnes bases dans le domaines des systèmes parallèles.

Niveau demandé : *Ingénieur/MASTER2*

Durée : 6 mois

Compétences : *VHDL, SystemC, architecture des processeurs, conception numérique, faible consommation*

Pièces à fournir : CV + lettre de motivation + classements

Contact :

Nom : Raphaël David / Nicolas Ventroux

Téléphone : 01.69.08.90.17 / 01.69.08.92.30

Email : prenom.nom@cea.fr