

Stage 2010 n°10 du LCE, groupe nanocomputing

Etude et Modélisation électrique de composants memristors dans le cadre de la conception d'un circuit de calcul neuro-inspiré.

La recherche sur les architectures de calcul adaptées aux technologies alternatives au silicium est un sujet particulièrement actif. Ceci est d'autant plus vrai lorsque les composants basés sur ces technologies permettent de concevoir des dispositifs tout à fait innovant. C'est le cas des dispositifs dit memristifs qui présentent une résistivité dont la valeur est une fonction du courant les ayant traversés. Autrement dit, un tel composant dispose d'une fonction de transfert qui dépend de son propre historique. Ce comportement de mémorisation dynamique est très similaire à celui d'une synapse biologique. Dans ce contexte, notre laboratoire étudie la possibilité d'utiliser ce type de composants pour la conception d'une architecture de calcul neuro-mimétique.

Cette recherche s'effectue à deux niveaux complémentaires. D'une part au niveau de la fabrication des composants, nous étudions au sein de l'institut LETI à Grenoble, la technologie « Oxide resistive Ram » (OxRAM) pour réaliser des matrices d'éléments memristifs. D'autre part, au CEA-LIST à Saclay nous étudions les architectures et circuits les plus pertinents pour la conception de circuits neuro-mimétiques avec un ensemble de tels composants. Ces circuits ne sauraient être réalisés à l'aide des nanotechnologies seules. L'idée poursuivie consiste à la mise en place d'une architecture hybride combinant par exemple des synapses memristives avec des circuits neuronaux réalisés en technologie CMOS.

L'objectif du stage est de contribuer à l'étude et la modélisation électrique des composants memristifs basés sur la technologie OxRAM dans le but de leur utilisation comme synapses au sein d'une architecture de calcul neuro-mimétique. Le premier pas doit être l'élaboration d'un modèle électrique compatible avec les outils de conception et simulation des circuits CMOS. On pourra alors concevoir des circuits spécialisés faisant l'interface avec les circuits numériques, et proposer une architecture permettant de tirer parti au mieux de cette nouvelle technologie.

Le travail de stage sera donc focalisé sur la modélisation comportementale du composant memristif basé sur la technologie OxRAM et l'intégration de celui dans un modèle de circuit neuro-mimétique simple de type réseau de perceptrons. Cette phase permettra de définir

- l'organisation la plus adaptée des matrices de cellules memristives,
- les circuits de contrôle (CMOS) nécessaires aux phases d'apprentissage et de calcul.

Une interaction avec les études poursuivies au LETI, Grenoble est attendue. Celle-ci prendra la forme de séances de travail communes organisées à Saclay et Grenoble. Le niveau requis pour le stage celui de Master recherche ou année finale d'école d'ingénieur en micro-électronique. Les compétences souhaitées pour ce stage sont : Verilog-A, Conception et Simulation des circuits numériques et analogiques, connaissance des outils Cadence, Matlab, la programmation C, des connaissances de la physique et du potentiel des Nano dispositifs serait un plus.

Ce stage s'inscrit entre autre dans le cadre d'un programme de recherche européen (FP7 NABAB) mené en parallèle avec d'autres programmes de recherche Nationaux (ANR PANINI) et industriels (Nokia, ARM), qui nous permettent d'aller de l'étude fondamentale des propriétés des nano dispositifs jusqu'à la réalisation de démonstrateurs complets. Il constitue par ailleurs une étude originale au niveau international et pourra faire l'objet d'une publication.

Le Commissariat à l'Energie Atomique (CEA) est un acteur majeur en matière de recherche, de développement, et d'innovation. Cet organisme européen de recherche technologique intervient dans trois grands domaines : l'énergie, les technologies pour l'information et la santé, et la défense. Reconnu comme un expert dans ses domaines de compétences, le CEA est pleinement inséré dans l'espace européen de la recherche et exerce une présence croissante au niveau international. Situé en île de France sud (Saclay), le Laboratoire d'Intégration des Systèmes et des Technologies (LIST) a notamment pour mission de contribuer au transfert de technologies et de favoriser l'innovation dans le domaine des systèmes embarqués.

Niveau demandé: Master Recherche ou Ecole d'ingénieur en électronique (BAC+5)

Durée : 6 mois

Compétences : Verilog-A, Conception et Simulation des circuits numériques et analogiques, Outils Cadence, Matlab, Langage C, des connaissances approfondies de la physique et du potentiel des Nano dispositifs.

Contacts:

Nom : Christian Gamrat, Olivier Bichler

Téléphone : 01.69.08.90.74

Email : christian.gamrat@cea.fr, olivier.bichler@cea.fr